

セクション 14. タイマ

ハイライト

本セクションには下記の主要項目を記載しています。

14.1 はじめに	14-2
14.2 制御レジスタ	14-6
14.3 動作モード	14-11
14.4 割り込み	14-25
14.5 省電力モード時の動作	14-28
14.6 各種リセットの影響	14-29
14.7 タイマモジュールを使う周辺モジュール	14-29
14.8 I/O ピンの制御	14-30
14.9 関連アプリケーション ノート	14-31
14.10 改訂履歴	14-32

Note: ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの補足を目的としています。本書の内容は PIC32 ファミリの一部のデバイスには対応していません。

本書の内容がお客様のご使用になるデバイスに対応しているかどうかは、最新デバイス データシート内の「タイマ」の冒頭に記載している注意書きでご確認ください。

デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト (<http://www.microchip.com>) からダウンロードできます。

14.1 はじめに

PIC32 デバイスファミリには 2 種類のタイマがあり、どちらを実装しているかはデバイスごとに異なります。タイマを使うと、ソフトウェア アプリケーションまたはリアルタイム オペレーティング システム向けに正確なタイムベース周期で割り込みイベントを生成できます。その他に、タイマのゲート機能を使って外部パルスのカウントや外部イベントの正確な時間計測も行えます。

一部の例外を除き、全てのタイマは同じ機能回路を有します。タイマは大まかに下記の 2 つのタイプに分類されます。

- タイプ A タイマ (16 ビット同期 / 非同期タイマ / カウンタ、ゲート機能付き)
- タイプ B タイマ (16 または 32 ビット同期タイマ / カウンタ、ゲートおよび特殊イベントトリガ機能付き)

全てのタイマモジュールは下記の共通機能を備えます。

- 16 ビット タイマ / カウンタ
- ソフトウェアで内部または外部クロック源を選択可能
- プログラマブルな割り込み生成と割り込み優先度
- ゲート付き外部パルスカウンタ

これらの共通機能に加えて、各タイプのタイマは下記の専用機能を備えます。

- **タイプ A:**
 - 内蔵オシレータを使う非同期タイマ / カウンタ
 - CPU スリープモード中でも動作可能
 - プリスケアラ (1:1、1:8、1:64、1:256) をソフトウェアで選択可能
- **タイプ B:**
 - 32 ビット タイマ / カウンタを構成可能
 - プリスケアラ (1:1、1:2、1:4、1:8、1:16、1:32、1:64、1:256) をソフトウェアで選択可能
 - イベントトリガ機能

表 14-1 にタイマ機能の概要を示します。各 PIC32 デバイスが実装するタイマのタイプと数については、対応するデータシートを参照してください。

表 14-1: タイマの機能

タイマのタイプ	セカンダリオシレータ	非同期外部クロック	同期外部クロック	16 ビット同期タイマ/カウンタ	32 ビット同期タイマ/カウンタ (Note 1 参照)	ゲート付きタイマ	特殊イベントトリガ
タイプ A	Yes	Yes	Yes	Yes	No	Yes	No
タイプ B	No	No	Yes	Yes	Yes	Yes	Yes

Note 1: 32 ビット タイマ / カウンタ コンフィグレーションでは、偶数番号のタイマに次の奇数番号のタイマを組み合わせる必要があります (例: Timer2 と Timer3、Timer4 と Timer5 等)。

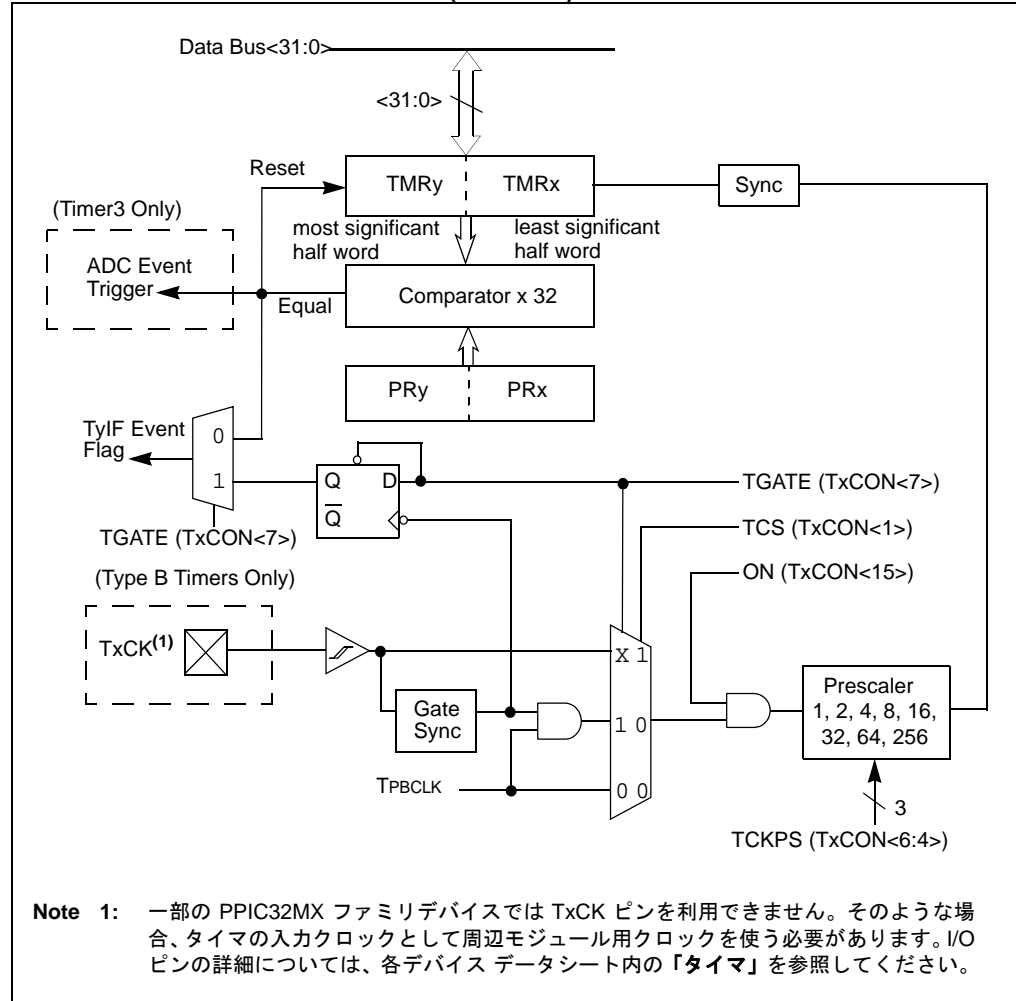
タイプB タイマモジュールは、他のタイプのタイマとは異なる下記の特長を備えます。

- 2つのタイマを組み合わせて32ビットタイマを形成できる
- ソフトウェアでプリスケアラ (1:1、1:2、1:4、1:8、1:16、1:32、1:64、1:256) を選択できる
- A/D コンバータ (ADC) イベントトリガ機能を備える

タイプB タイマ (16ビット) とタイプB タイマ (32ビット) のブロック図をそれぞれ [図 14-2](#) と [図 14-3](#) に示します。

Note 1: 一部の PIC32 ファミリーでは TxCK ピンを利用できません。そのような場合、タイマの入カロックとして周辺モジュール用クロックを使う必要があります。I/O ピンの詳細については、各デバイス データシート内の「**タイマ**」を参照してください。

図 14-3: タイプ B タイマのブロック図 (32 ビット)



14.2 制御レジスタ

Note: PIC32 ファミリの各デバイスは 1 つまたは複数のタイマモジュールを備えます。ピン、制御 / ステータスビット、レジスタの名前に含まれる添え字「x」はタイマモジュールの番号を表します。詳細は各デバイスのデータシートを参照してください。

各タイマモジュールは下記の特種機能レジスタ (SFR) を備えた 16 ビットのタイマ / カウンタです。タイマ SFR の要約を表 14-2 に示します。

- **T1CON: タイプ A タイマ制御レジスタ**
- **TxCON: タイプ B タイマ制御レジスタ**
- **TMRx: タイマレジスタ**
- **PRx: 周期レジスタ**

各タイマモジュールには、割り込み制御用に下記のビットも割り当てられます。

- TxIE: IEC0 割り込みレジスタ内の割り込みイネーブル制御ビット
- TxIF: IFS0 割り込みレジスタ内の割り込みフラグステータスビット
- TxIP<2:0>: IPC1、IPC2、IPC3、IPC4、IPC5 割り込みレジスタ内の割り込み優先度制御ビット
- TxIS<1:0>: IPC1、IPC2、IPC3、IPC4、IPC5 割り込みレジスタ内の割り込み副優先度制御ビット

Note: これらのレジスタの詳細については、PIC32 ファミリ リファレンス マニュアルのセクション 8.「割り込み」(DS61108) を参照してください。

表 14-2: タイマ SFR の要約

レジスタ名 ⁽¹⁾	ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
T1CON	31:24	—	—	—	—	—	—	—	—
	23:16	—	—	—	—	—	—	—	—
	15:8	ON	—	SIDL	TWDIS	TWIP	—	—	—
	7:0	TGATE	—	TCKPS<1:0>		—	TSYNC	TCS	—
TxCON	31:24	—	—	—	—	—	—	—	—
	23:16	—	—	—	—	—	—	—	—
	15:8	ON	—	SIDL	—	—	—	—	—
	7:0	TGATE	TCKPS<2:0> ⁽²⁾			T32 ⁽³⁾	—	TCS	—
TMRx	31:24	—	—	—	—	—	—	—	—
	23:16	—	—	—	—	—	—	—	—
	15:8	TMRx<15:8>							
	7:0	TMRx<7:0>							
PRx	31:24	—	—	—	—	—	—	—	—
	23:16	—	—	—	—	—	—	—	—
	15:8	PRx<15:8>							
	7:0	PRx<7:0>							

- Note 1:** 全てのレジスタは対応するクリア / セット / 反転レジスタを備え、それらのアドレスは、それぞれ 0x4/0x8/0xC バイトオフセットしています。これらのレジスタは、対応するレジスタの名前の後にそれぞれ「CLR」、「SET」、「INV」を追加した名前を持ちます (例: T1CONCLR)。これらのレジスタの任意のビットに「1」を書き込むと、対応するレジスタの対応するビットがそれぞれクリア、セット、反転されます。これらのレジスタからの読み出しは無視されます。
- 2:** TCKPS<2:0> ビットは偶数番号のタイプ B タイマ用にのみ利用できます。例えば 32 ビットタイマモードでの Timer2 と Timer4 がこれに該当します。
- 3:** T32 ビットは偶数番号のタイプ B タイマ (Timer2、Timer4 等) 用にのみ利用できます。

レジスタ 14-1: T1CON: タイプ A タイマ制御レジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	U-0	R/W-0	R/W-0	R-0	U-0	U-0	U-0
	ON ⁽¹⁾	—	SIDL	TWDIS	TWIP	—	—	—
7:0	R/W-0	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
	TGATE	—	TCKPS<1:0>		—	TSYNC	TCS	—

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

- bit 31-16 **未実装:** 「0」として読み出し
- bit 15 **ON:** Timer ON ビット⁽¹⁾
 1 = タイマを有効にする
 0 = タイマを無効にする
- bit 14 **未実装:** 「0」として読み出し
- bit 13 **SIDL:** アイドルモード時停止ビット
 1 = デバイスがアイドルモードに移行した時に動作を停止する
 0 = デバイスがアイドルモードに移行しても動作を継続する
- bit 12 **TWDIS:** 非同期タイマ書き込みディセーブル ビット
 1 = 保留中の書き込み動作が完了するまで TMR1 への書き込みを無視する
 0 = 連続的な書き込みを可能にする (レガシーの非同期タイマ機能)
- bit 11 **TWIP:** 非同期タイマ書き込み中ステータスビット
 非同期タイマモードの場合:
 1 = TMR1 レジスタへの非同期書き込みを実行中
 0 = TMR1 レジスタへの非同期書き込みは完了した
 同期タイマモードの場合:
 このビットは常に「0」として読み出されます。
- bit 10-8 **未実装:** 「0」として読み出し
- bit 7 **TGATE:** タイマゲート時間積算イネーブルビット
 TCS = 1 の場合:
 このビットは無視されます。
 TCS = 0 の場合:
 1 = ゲート時間積算を有効にする
 0 = ゲート時間積算を無効にする
- bit 6 **未実装:** 「0」として読み出し
- bit 5-4 **TCKPS<1:0>:** タイマ入力クロック プリスケール選択ビット
 11 = 1:256 プリスケール値
 10 = 1:64 プリスケール値
 01 = 1:8 プリスケール値
 00 = 1:1 プリスケール値
- bit 3 **未実装:** 「0」として読み出し

Note 1: 1:1 の PBCLK 分周比を使う場合、周辺モジュールの ON ビットをクリアした命令の直後の SYSCLK サイクルでは、そのモジュールの SFR に対する読み / 書きをユーザ ソフトウェアで実行しないでください。

レジスタ 14-1: T1CON: タイプ A タイマ制御レジスタ (続き)

bit 2	TSYNC: タイマ外部クロック入力同期選択ビット <u>TCS = 1 の場合:</u> 1 = 外部クロック入力は同期される 0 = 外部クロック入力は同期されない <u>TCS = 0 の時:</u> このビットを無視
bit 1	TCS: タイマクロック源選択ビット 1 = TxCKI ピンからの外部クロック 0 = 内部の周辺モジュール用クロック
bit 0	未実装: 「0」として読み出し

Note 1: 1:1 の PBCLK 分周比を使う場合、周辺モジュールの ON ビットをクリアした命令の直後の SYSCLK サイクルでは、そのモジュールの SFR に対する読み / 書きをユーザ ソフトウェアで実行しないでください。

レジスタ 14-2: TxCON: タイプ B タイマ制御レジスタ

ビット レンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —
23:16	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —
15:8	R/W-0 ON ⁽¹⁾	U-0 —	R/W-0 SIDL ⁽²⁾	U-0 —	U-0 —	U-0 —	U-0 —	U-0 —
7:0	R/W-0 TGATE	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0
		TCKPS<2:0>			T32 ⁽³⁾	—	TCS ⁽⁴⁾	—

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 31-16 **未実装:** 「0」として読み出し

bit 15 **ON:** Timer ON ビット⁽¹⁾

1 = モジュールを有効にする
 0 = モジュールを無効にする

bit 14 **未実装:** 「0」として読み出し

bit 13 **SIDL:** アイドルモード時停止ビット⁽²⁾

1 = デバイスがアイドルモードに移行した時に動作を停止する
 0 = デバイスがアイドルモードに移行しても動作を継続する

bit 12-8 **未実装:** 「0」として読み出し

bit 7 **TGATE:** タイマゲート時間積算イネーブルビット

TCS = 1 の場合:

このビットは無視され「0」として読み出されます。

TCS = 0 の場合:

1 = ゲート時間積算を有効にする
 0 = ゲート時間積算を無効にする

bit 6-4 **TCKPS<2:0>:** タイマ入力クロック プリスケール選択ビット

111 = 1:256 プリスケール値
 110 = 1:64 プリスケール値
 101 = 1:32 プリスケール値
 100 = 1:16 プリスケール値
 011 = 1:8 プリスケール値
 010 = 1:4 プリスケール値
 001 = 1:2 プリスケール値
 000 = 1:1 プリスケール値

bit 3 **T32:** 32 ビット タイマモード選択ビット⁽³⁾

1 = TMRx と TMRy は 1 つの 32 ビットタイマを構成する
 0 = TMRx と TMRy は別々の 16 ビットタイマを構成する

bit 2 **未実装:** 「0」として読み出し

bit 1 **TCS:** タイマクロック源選択ビット⁽⁴⁾

1 = TxCK ピンからの外部クロック
 0 = 内部の周辺モジュール用クロック

bit 0 **未実装:** 「0」として読み出し

Note 1: 1:1 の PBCLK 分周比を使う場合、周辺モジュールの ON ビットをクリアした命令の直後の SYSCLK サイクルでは、そのモジュールの SFR に対する読み / 書きをユーザ ソフトウェアで実行しないでください。

2: 32 ビットモードで動作している場合、32 ビットペアを構成する奇数番号タイマの SIDL ビット(TxCON<13>) はタイマ動作に影響しますが、このレジスタ内の他のビットは全てタイマ動作に影響しません。

3: T32 ビットは偶数番号のタイプ B タイマ (Timer2、Timer4 等) 用にのみ利用可能です。

4: 一部のタイマでは TxCK ピンを利用できません。詳細は各デバイス データシート内の「タイマ」を参照してください。

PIC32 ファミリ リファレンス マニュアル

レジスタ 14-3: TMRx: タイマレジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TMR<15:8>							
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	TMR<7:0>							

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 31-16 **未実装:** 「0」として読み出し

bit 15-0 **TMR<15:0>:** タイマカウント レジスタビット

16 ビットモードの場合:

これらのビットは 16 ビット タイマカウント値を表します。

32 ビットモード (タイプ B タイマのみ) の場合:

Timer2 と Timer4: これらのビットは、32 ビット タイマカウント値の下位ハーフワード (16 ビット) を表します。

Timer3 と Timer5: これらのビットは、32 ビット タイマカウントの上位ハーフワード (16 ビット) を表します。

レジスタ 14-4: PRx: 周期レジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	PR<15:8>							
7:0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
	PR<7:0>							

凡例:

R = 読み出し可能ビット W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
 -n = POR 時の値 1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 31-16 **未実装:** 「0」として読み出し

bit 15-0 **PR<15:0>:** 周期レジスタビット

16 ビットモードの場合:

これらのビットは 16 ビット周期値を表します。

32 ビットモード (タイプ B タイマのみ) の場合:

Timer2 と Timer4: これらのビットは、32 ビット周期値の下位ハーフワード (16 ビット) を表します。

Timer3 と Timer5: これらのビットは、32 ビット周期値の上位ハーフワード (16 ビット) を表します。

14.3 動作モード

14.3.1 16 ビットモード

タイプ A およびタイプ B タイマモジュールは下記の 16 ビットモードをサポートします。

- 16 ビット同期クロックカウンタ
- 16 ビット同期外部クロックカウンタ
- 16 ビットゲート付きタイマ
- 16 ビット非同期外部カウンタ (タイプ A タイマモジュールのみ)

各 16 ビットタイマモードは下記のビットによって決まります。

- TCS (TxCON<1>): タイマクロック源制御ビット
- TGATE (TxCON<7>): タイマゲート制御ビット
- TSYNC (T1CON<2>): タイマ同期制御ビット (タイプ A タイマのみ)

14.3.1.1 16 ビットタイマの注意事項

16 ビットタイマを使う場合、下記に配慮する必要があります。

- 全てのタイマモジュール SFR はバイト (8 ビット) またはハーフワード (16 ビット) として書き込み可能です。
- 全てのタイマモジュール SFR はバイト (8 ビット) またはハーフワードとして読み出し可能です。

14.3.2 32 ビットモード (タイプ B タイマ)

タイプ B タイマモジュールだけが 32 ビット動作モードをサポートします。32 ビット タイマモジュールは、偶数番号を持つタイプ B タイマ (TimerX と表記) と、次の奇数番号を持つタイプ B タイマ (TimerY と表記) の組み合わせにより形成します (例: Timer2 と Timer3、Timer4 と Timer5 等の組み合わせ)。PIC32 が実装するタイマペアの数はデバイスごとに異なります。

32 ビットタイマペアは下記のモードで動作できます。

- 32 ビット同期クロックカウンタ
 - 32 ビット同期外部クロックカウンタ
 - 32 ビットゲート付きタイマ
- 各 32 ビットタイマモードは下記のビットによって決まります。
- T32 (TxCON<3>): 32 ビット タイマモード選択ビット (TimerX のみ)
 - TCS (TxCON<1>): タイマクロック源選択ビット
 - TGATE (TxCON<7>): タイマゲート時間積算イネーブルビット

32 ビット タイマモードに特有の挙動

- TimerX はマスタタイマ、TimerY はスレーブタイマとして機能する
- TMRx カウントレジスタは 32 ビットタイマ値の下位ハーフワードを格納する
- TMRy カウントレジスタは 32 ビットタイマ値の上位ハーフワードを格納する
- PRx 周期レジスタは 32 ビット周期値の下位ハーフワードを格納する
- PRy 周期レジスタは 32 ビット周期値の上位ハーフワードを格納する
- TimerX 制御ビット (TxCON) は 32 ビットタイマペアの動作を設定する
- TimerY 制御ビット (TyCON) は効果を持たない
- TimerX の割り込みおよびステータスビットは効果を持たない
- TimerY の割り込みイネーブル、割り込みフラグ、割り込み優先度制御ビットは割り込みを制御する

14.3.2.1 32 ビットタイマの注意事項

32 ビットタイマを使う場合、下記に配慮する必要があります。

- TMR_{xy} カウントレジスタまたは PR_{xy} 周期レジスタに 32 ビット値を書き込む前に、タイマペアを 32 ビットモード向けに設定する (T32 (TxCON<3>) を「1」にセットする) 必要があります。
- 全てのタイマモジュール SFR はバイト (8 ビット)、ハーフワード (16 ビット)、ワード (32 ビット) として書き込み可能です。
- 全てのタイマモジュール SFR はバイト、ハーフワード、ワードとして読み出し可能です。
- TMR_x および TMR_y カウントレジスタ ペアは 1 つの 32 ビット値として読み / 書き可能です。
- PR_x および PR_y 周期レジスタペアは 1 つの 32 ビット値として読み / 書き可能です。

Note: 32 ビットモードで動作している場合、32 ビットタイマペアを構成する奇数番号タイマの SIDL ビット (TxCON<13>) はタイマ動作に影響しますが、このレジスタ内の他のビットは全てタイマ動作に影響しません。

14.3.3 16 ビット同期クロックカウンタ モード

同期クロックカウンタ動作では下記が可能です。

- 経過時間の計測
- 時間遅延
- 周期的なタイマ割り込み

タイプ A およびタイプ B タイマは同期クロックカウンタ モードで動作可能です。このモードでは、タイマの入カクロック源として内部の周辺モジュールバス クロック (PBCLK) を使います。PBCLK はクロック源制御ビット TCS (TxCON<1>) を「0」にクリアする事により選択します。タイプ A およびタイプ B タイマは周辺モジュールバス クロックへの同期を自動的に提供します。このため、このモードでは、タイプ A タイマ同期モード制御ビット TSYNC (T1CON<2>) は無視されます。

1:1 のタイマ入カクロック プリスケールを使うタイプ A およびタイプ B タイマは、PBCLK と同じタイマクロック レートで動作し、タイマクロックの立ち上がりエッジ毎に TMR カウントレジスタをインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、次のタイマクロック サイクルで TMR カウントレジスタが 0x0000 にリセットした後にインクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x0000 に設定すると、次のタイマクロック サイクルで TMR カウントレジスタ値は 0x0000 にリセットしますが、インクリメントは再開しません。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ A およびタイプ B タイマは、タイマクロック レート (PBCLK ÷ N) で動作し、TMR カウントレジスタはタイマクロック立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入カクロックプリスケールが 1:8 である場合、タイマは 8 タイマクロック サイクル毎にインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N タイマクロック サイクル後に TMR カウントレジスタが 0x0000 にリセットし、その後インクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x0000 に設定すると、次の N 番目のタイマクロック サイクルで TMR カウントレジスタ値は 0x0000 にリセットしますが、インクリメントは再開しません。

タイプ A タイマは、TMR カウントレジスタ値が PR 周期レジスタ値に一致した 1/2 タイマクロック サイクル後に (立ち下がりエッジで) タイマイベントを生成します。タイプ B タイマは、TMR カウントレジスタ値が PR 周期レジスタ値に一致した後 [1 PBCLK + 2 SYSCLK] システムクロック サイクル以内にタイマイベントを生成します。タイプ A およびタイプ B タイマの割り込みフラグビット TxIF は、このイベントの [1 PBCLK + 2 SYSCLK] サイクル以内にセットされ、タイマ割り込みイネーブルビット TxIE がセットされていれば割り込みが発生します。

14.3.3.1 16 ビット同期クロックカウンタの注意事項

タイマ周期は PR 周期レジスタ内の値によって決まります。タイマ周期を初期化するために、ユーザはタイマ無効時 (ON ビット = 0) にいつでも PR 周期レジスタに直接書き込む事ができ、タイマ有効 (ON ビット = 1) 時にはタイマ一致割り込みサービスルーチン (ISR) 内で書き込みます。これ以外の状況でタイマ有効時に周期レジスタに書き込む事は推奨しません。そのような書き込みを行うと、予期しない周期一致が発生する可能性があります。書き込み可能な最大周期値は 0xFFFF です。

PR_x 周期レジスタに 0x0x0000 を書き込むと、TMR_x との一致は発生しても割り込みは生成されません。

14.3.4 32 ビット同期クロックカウンタ モード (タイプ B タイマ)

タイプ B タイマだけが 32 ビット同期カウンタ モードで動作できます。32 ビット同期クロックカウンタ動作を有効にするには、タイプ B (TimerX) T32 制御ビット (TxCON<3>) を「1」にセットする必要があります。このモードでは、タイマの入カクロック源として内部の周辺モジュールバス クロック (PBCLK) を使います。PBCLK はクロック源制御ビット TCS (TxCON<1>) を「0」にクリアする事により選択します。タイプ B タイマは周辺モジュールバス クロックへの同期を自動的に提供します。

1:1 のタイマ入カクロック プリスケールを使うタイプ B タイマは、PBCLK と同じタイマクロック レートで動作し、タイマクロックの立ち上がりエッジ毎に TMRxy カウントレジスタをインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、次のタイマクロック サイクルで TMRxy カウントレジスタが 0x00000000 にリセットした後にインクリメントを再開します。このようにして、タイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x00000000 に設定すると、次のタイマクロック サイクルで TMR カウントレジスタ値は 0x00000000 にリセットしますが、インクリメントは再開しません。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ B タイマは、タイマクロック レート (PBCLK ÷ N) で動作し、TMRxy カウントレジスタはタイマクロックの立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入カクロックプリスケールが 1:8 である場合、タイマは 8 タイマクロック サイクル毎にインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N タイマクロック サイクル後に TMRxy カウントレジスタが 0x00000000 にリセットし、その後インクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。タイプ B タイマは、TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致した後 [1 PBCLK + 2 SYSCCLK] システムクロック サイクル以内にタイマイベントを生成します。タイプ B タイマの割り込みフラグビット TyIF はこのイベントの [1 PBCLK + 2 SYSCCLK] サイクル以内にセットされ、タイマ割り込みイネーブルビット TyIE がセットされていれば割り込みが生成されます。

14.3.4.1 32 ビット同期クロックカウンタの注意事項

以下では、32 ビット同期クロックカウンタを使う場合に考慮すべき事項について説明します。

タイマ周期は PRxy 周期レジスタ値によって決まります。タイマ周期を初期化するために、ユーザはタイマ無効 (ON ビット = 0) 時にいつでも PRxy 周期レジスタに直接書き込む事ができ、タイマ有効 (ON ビット = 1) 時にはタイマー一致割り込みサービスルーチン内で書き込みます。これ以外の状況でタイマ有効時に周期レジスタに書き込む事は推奨しません。そのような書き込みを行うと、予期しない周期一致が発生する可能性があります。書き込み可能な最大周期値は 0xFFFFFFFF です。

PRxy 周期レジスタに 0x0x00000000 を書き込むと TMRxy との一致が発生しても割り込みは生成されません。

14.3.4.2 16 ビット同期カウンタの初期化手順

タイマを 16 ビット同期タイマモードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする : ON 制御ビット (TxCON<15>) = 0
2. 内部 PBCLK クロック源を選択する : TCS 制御ビット (TxCON<1>) = 0
3. 適切なタイマ入力クロック プリスケールを選択する
4. タイマレジスタ TMRx に値を書き込むかクリアする
5. 周期レジスタ PRx に 16 ビットの適切な周期値を書き込む
6. 割り込みを使う場合 :
 - a) IFSx レジスタの TxIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TxIE 割り込みイネーブルビットをセットする
7. タイマを有効にする : ON 制御ビット (TxCON<15>) = 1

例 14-1: 16 ビット同期クロックカウンタのサンプルコード

```
T2CON = 0x0;           // Stop timer and clear control register,  
                        // set prescaler at 1:1, internal clock source  
TMR2 = 0x0;           // Clear timer register  
PR2 = 0xFFFF;         // Load period register  
T2CONSET = 0x8000;     // Start timer
```

14.3.4.3 32 ビット同期クロックカウンタの初期化手順

タイマを 32 ビット同期クロックカウンタ モードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする : ON 制御ビット (TxCON<15>) = 0
2. 内部 PBCLK クロック源を選択する : TCS 制御ビット (TxCON<1>) = 0
3. 32 ビット動作を選択する : T32 制御ビット (TxCON<3>) = 1
4. 適切なタイマ入力クロック プリスケールを選択する
5. タイマレジスタ TMRxy に値を書き込むかクリアする
6. 周期レジスタ PRxy に 32 ビットの適切な周期値を書き込む
7. 割り込みを使う場合 :
 - a) IFSx レジスタの TyIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TyIE 割り込みイネーブルビットをセットする
8. タイマを有効にする : ON 制御ビット (TxCON<15>) = 1

例 14-2: 32 ビット同期クロックカウンタのサンプルコード

```
T4CON = 0x0;           // Stop any 16/32-bit Timer4 operation  
T5CON = 0x0;           // Stop any 16-bit Timer5 operation  
T4CONSET = 0x0038;     // Enable 32-bit mode, prescaler 1:8,  
                        // internal peripheral clock source  
  
TMR4 = 0x0;           // Clear contents of the TMR4 and TMR5  
PR4 = 0xFFFFFFFF;     // Load PR4 and PR5 registers with 32-bit value  
  
T4CONSET = 0x8000;     // Start Timer4/5
```

14.3.5 16 ビット同期外部クロックカウンタ モード

同期外部クロックカウンタ動作では下記が可能です。

- 周期的または非周期的パルスのカウント
- 外部クロックをタイマのタイムベースとして使用

タイプ A およびタイプ B タイマは同期外部クロックカウンタ モードで動作可能です。このモードでは、タイマの入力クロック源として TxCK ピンに供給される外部クロックを使います。これはクロック源制御ビット TCS (TxCON<1>) を「1」にセットする事により選択します。タイプ B タイマは外部クロックへの同期を自動的に提供します。しかしタイプ A タイマでは明示的に外部クロック同期ビット TSYNC (T1CON<2>) を「1」にセットする必要があります。

1:1 のタイマ入力クロック プリスケールを使うタイプ A およびタイプ B タイマは、同期後に外部クロックの立ち上がりエッジ毎に TMR カウントレジスタをインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。TMR カウントレジスタは、同期後、次の外部クロック立ち上がりエッジで 0x0000 にリセットします。するとタイマ割り込みフラグがセットされ、割り込みが有効にされていれば、CPU はタイマ割り込みサービスルーチンを実行します。TMR カウントレジスタはインクリメントを再開し、タイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x0000 に設定すると、次のタイマクロック サイクルで TMR カウントレジスタ値は 0x0000 にリセットしますが、インクリメントは再開しません。

1:N (1:1 以外) のタイマ入力プリスケールを使うタイプ A およびタイプ B タイマは、タイマクロック レート (外部クロック ÷ N) で動作し、同期後、TMR カウントレジスタは外部クロックの立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入力クロックプリスケールが 1:8 である場合、タイマは 8 外部クロックサイクル毎にインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N 外部クロックサイクル後に TMR カウントレジスタが 0x0000 にリセットし、インクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x0000 に設定すると、次の外部クロック サイクルで TMR カウントレジスタ値は 0x0000 にリセットしますが、インクリメントは再開しません。

タイプ A タイマは、TMR カウントレジスタ値が PR 周期レジスタ値に一致した 1/2 タイマクロック サイクル後に (立ち上がりエッジで) タイマイベントを生成します。タイプ B タイマは、TMR カウントレジスタ値が PR 周期レジスタ値に一致した後 [1 PBCLK + 2 SYSCCLK] システムクロック サイクル以内にタイマイベントを生成します。タイプ A およびタイプ B タイマの割り込みフラグビット TxIF はこのイベントの [1 PBCLK + 2 SYSCCLK] サイクル以内にセットされ、タイマ割り込みイネーブルビット TxIE がセットされていれば割り込みが生成されます。

14.3.5.1 16 ビット同期外部クロックカウンタの注意事項

以下では、16 ビット同期外部クロックカウンタを使う場合に考慮すべき事項について説明します。

同期回路はスリープモード時に無効になるため、同期外部クロック源を使って動作するタイプ A またはタイプ B タイマはスリープモード時に動作しません。

1:N (1:1 以外) のタイマ入力プリスケールを使うタイプ A およびタイプ B タイマは、ON ビットを「1」にセットしてから TMR カウントレジスタがインクリメントし始めるまでに、2 ~ 3 外部クロックサイクルを要します。詳細は [14.3.12 「タイマレイテンシに関する注意事項」](#) を参照してください。

タイマを同期カウンタモードで動作させる場合、外部入力クロックは特定の最小 HIGH 時間および LOW 時間要件を満たす必要があります。詳細は各デバイス データシート内の「電気的特性」を参照してください。

14.3.6 32 ビット同期外部クロックカウンタ モード

32 ビット同期外部クロックカウンタ動作では下記が可能です。

- 周期的および非周期的パルスにより大きな数までカウントできる
- 外部クロックをタイマのタイムベースとして使用し、より大きなタイムベースを使える

タイプ B タイマだけが 32 ビット同期外部クロックカウンタ モードで動作できます。32 ビット同期外部クロックカウンタ動作を有効にするには、タイプ B (TimerX) T32 制御ビット (TxCON<3>) を「1」にセットする必要があります。このモードでは、TxCK ピンに供給される外部クロックをタイマの入カクロック源として使います。外部クロックは、クロック源制御ビット TCS (TxCON<1>) を「1」にセットする事により選択します。タイプ B タイマは外部クロック源への同期を自動的に提供します。

1:1 のタイマ入カクロック プリスケールを使うタイプ B タイマは、同期後に外部クロックの立ち上がりエッジ毎に TMRxy カウントレジスタをインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。同期後、TMRxy カウントレジスタは外部クロックの次の立ち上がりエッジで 0x0000 にリセットします。するとタイマ割り込みフラグがセットされ、割り込みが有効にされていれば、CPU はタイマ割り込みサービスルーチンを実行します。TMRxy カウントレジスタはインクリメントを再開し、タイマが無効になるまで周期一致を繰り返します。PRxy 周期レジスタ値を 0x0000 に設定すると、次のタイマクロック サイクルで TMRxy カウントレジスタは 0x00000000 にリセットしますが、インクリメントは再開しません。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ B タイマは、タイマクロック レート (外部クロック ÷ N) で動作し、同期後、TMRxy カウントレジスタは外部クロックの立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入カクロックプリスケールが 1:8 である場合、タイマは 8 外部クロックサイクル毎にインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N 外部クロックサイクル後に TMRxy カウントレジスタが 0x0000 にリセットし、インクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。PRxy 周期レジスタ値を 0x00000000 に設定すると、次の外部クロック サイクルで TMRxy カウントレジスタは 0x00000000 にリセットしますが、インクリメントは再開しません。

タイプ B タイマは、TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致した後 [1 PBCLK + 2 SYSClk] システムクロック サイクル以内にタイマイベントを生成します。タイプ B タイマの割り込みフラグビット TyIF はこのイベントの [1 PBCLK + 2 SYSClk] サイクル以内にセットされ、タイマ割り込みイネーブルビット TyIE がセットされていれば割り込みが生成されます。

14.3.6.1 32 ビット同期外部クロックカウンタの注意事項

以下では、32 ビット同期外部クロックカウンタを使う場合に考慮すべき事項について説明します。

同期回路はスリープモード時に無効になるため、同期外部クロック源を使って動作するタイプ B タイマはスリープモード時に動作しません。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ B タイマは、ON ビットを「1」にセットしてから TMR カウントレジスタがインクリメントし始めるまでに 2 ~ 3 外部クロックサイクルを要します。詳細は [14.3.12 「タイマレイテンシに関する注意事項」](#) を参照してください。

タイマを同期カウンタモードで動作させる場合、外部入カクロックは特定の最小 HIGH 時間および LOW 時間要件を満たす必要があります。この要件の詳細については、各デバイス データシート内の「電気的特性」を参照してください。

14.3.6.2 16 ビット同期外部カウンタの初期化手順

タイマを 16 ビット同期クロックカウンタ モードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする: ON 制御ビット (TxCON<15>) = 0
2. 外部クロック源を選択する: TCS 制御ビット (TxCON<1>) = 1
3. タイプ A タイマを使う場合はクロック同期を有効にする: TSYNC 制御ビット (T1CON<2>) = 1
4. 適切なタイマ入力クロック プリスケールを選択する
5. タイマレジスタ TMRx に値を書き込むかクリアする
6. 周期一致を使う場合:
 - a) 周期レジスタ PRx に 16 ビットの適切な周期値を書き込む
7. 割り込みを使う場合:
 - a) IFSx レジスタの TxIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TxIE 割り込みイネーブルビットをセットする
8. タイマを有効にする: ON 制御ビット (TxCON<15>) = 1

例 14-3: 16 ビット同期外部カウンタのサンプルコード

```
T3CON = 0x0;           // Stop timer and clear control register
T3CONSET = 0x0072;      // Set prescaler at 1:256, external clock source
TMR3 = 0x0;             // Clear timer register
PR3 = 0x3FFF;           // Load period register
T3CONSET = 0x8000;      // Start timer
```

14.3.6.3 32 ビット同期外部クロックカウンタの初期化手順

タイマを 32 ビット同期外部クロックカウンタ モードに設定するには下記の手順を実行する必要があります。

1. タイマを無効にする: ON 制御ビット (TxCON<15>) = 0
2. 外部クロック源を選択する: TCS 制御ビット (TxCON<1>) = 1
3. 32 ビット動作を有効にする: T32 制御ビット (TxCON<3>) = 1
4. 適切なタイマ入力クロック プリスケールを選択する
5. タイマレジスタ TMRxy に値を書き込むかクリアする
6. 周期レジスタ PRxy に 32 ビットの適切な周期値を書き込む
7. 割り込みを使う場合:
 - a) IFSx レジスタの TyIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TyIE 割り込みイネーブルビットをセットする
8. タイマを有効にする: ON 制御ビット (TxCON<15>) = 1

例 14-4: 32 ビット同期外部クロックカウンタのサンプルコード

```
T4CON = 0x0;           // Stop any 16/32-bit Timer4 operation
T5CON = 0x0;           // Stop any 16-bit Timer5 operation
T4CONSET = 0x006A;      // 32-bit mode, external clock, 1:64 prescale
TMR4 = 0x0;            // Clear contents of the TMR4 and TMR5

PR4 = 0xFFFFFFFF;      // Load PR4 and PR5 registers with 32-bit value

T4CONSET = 0x8000;      // Start 32-bit timer
```

14.3.7 16 ビットゲート付きタイマモード

ゲート付き動作は、TxCK ピンに供給される信号の立ち上がりエッジで始まります。TMRx カウントレジスタは、外部ゲート信号が HIGH を維持する間インクリメントします。ゲート付き動作は、TxCK ピンに供給される信号の立ち下がりエッジで終わります。するとタイマ割り込みフラグ (TxIF) がセットされます。

タイプ A およびタイプ B タイマはゲート付きタイマモードで動作可能です。このモードでは、タイマの入カクロック源として内部の周辺モジュールバス クロック (PBCLK) を使います。PBCLK は TCS 制御ビット (TxCON<1>) を「0」にクリアする事により選択します。タイプ A およびタイプ B タイマは周辺モジュールバス クロックへの同期を自動的に提供します。このため、このモードでは、タイプ A タイマ同期モード制御ビット TSYNC (T1CON<2>) は無視されます。ゲート付きタイマモードでは、TxCK ピンに供給される信号を使って入カクロックをゲート処理します。ゲート付きタイマモードは、TGATE 制御ビット (TxCON<7>) を「1」にセットすると有効になります。

1:1 のタイマ入カクロック プリスケールを使うタイプ A およびタイプ B タイマは、PBCLK と同じタイマクロック レートで動作し、タイマクロックの立ち上がりエッジ毎に TMR カウントレジスタをインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、次のタイマクロック サイクルで TMR カウントレジスタが 0x0000 にリセットした後にインクリメントを再開します。このようにしてゲート信号の立ち下がりエッジが発生するかタイマが無効になるまで周期一致を繰り返します。タイマ周期一致が発生してもタイマは割り込みを生成しません。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ A およびタイプ B タイマは、タイマクロック レート ($PBCLK \div N$) で動作し、TMR カウントレジスタはタイマクロックの立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入カクロックプリスケールが 1:8 である場合、タイマは 8 タイマクロック サイクル毎にインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N タイマクロック サイクル後に TMR カウントレジスタが 0x0000 にリセットし、インクリメントを再開します。このようにしてゲート信号の立ち下がりエッジが発生するかタイマが無効になるまで周期一致を繰り返します。タイマ周期一致が発生してもタイマは割り込みを生成しません。

ゲート信号で立ち下がりエッジが発生するとカウント動作は終了し、タイマイベントが生成されます。ゲート信号立ち下がりエッジの $[1 \text{ PBCLK} + 2 \text{ SYSCLK}]$ システムクロック サイクル後に、割り込みフラグビット (TxIF) がセットされます。TMR カウントレジスタは 0x0000 にリセットされません。ゲート入力の次の立ち上がりエッジで TMR カウントレジスタをゼロから開始したい場合は、明示的にリセットする必要があります。

タイマカウント分解能はタイマクロック周期に直接関係します。タイマ入カクロック プリスケールが 1:1 である場合、タイマクロックの周期は 1 TPBCLK (周辺モジュールバス クロック サイクル) です。タイマ入カクロック プリスケールが 1:8 である場合、タイマクロック周期は周辺モジュールバス クロックサイクルの 8 倍です。

14.3.7.1 特殊ゲート付きタイマモードの注意事項

以下では、特殊ゲート付きタイマモードを使う場合に考慮すべき事項について説明します。

クロック源ビット (TCS) を外部クロック源 (TCS = 1) に設定している場合、ゲート付きタイマモードは有効になりません。ゲート付きタイマ動作を有効にするには、内部クロック源 (TCS = 0) を選択する必要があります。

1:N (1:1 以外) のタイマ入カプリスケールを使うタイプ A およびタイプ B タイマは、ON ビットを「1」にセットしてから TMR カウントレジスタがインクリメントし始めるまでに 2 ~ 3 タイマクロックサイクルを要します。詳細は [14.3.12 「タイマレイテンシに関する注意事項」](#) を参照してください。

ゲートのパルス幅要件の詳細については各デバイス データシート内の「電気的特性」を参照してください。

14.3.8 32 ビットゲート付きタイマモード

ゲート付き動作は、TxCK ピンに供給される信号の立ち上がりエッジで始まります。TMRx カウントレジスタは、外部ゲート信号が HIGH を維持する間インクリメントします。ゲート付き動作は、TxCK ピンに供給される信号の立ち下がりエッジで終わります。するとタイマ割り込みフラグ (TyIF) がセットされます。

タイプ B タイマだけが 32 ビットゲート付きタイマモードで動作できます。このモードでは、タイマの入力クロック源として内部の周辺モジュールバス クロック (PBCLK) を使います。PBCLK は TCS 制御ビット (TxCON<1>) を「0」にクリアする事により選択します。タイプ B タイマは周辺モジュールバス クロックへの同期を自動的に提供します。32 ビットゲート付きタイマモードでは、TxCK ピンに供給される信号を使って入力クロックをゲート処理します。ゲート付きタイマモードは、TGATE 制御ビット (TxCON<7>) を「1」にセットすると有効になります。

ゲート動作は TxCK ピンに供給される信号の立ち上がりエッジで始まり、外部ゲート信号が HIGH を維持する間 TMRxy カウントレジスタがインクリメントします。

1:1 のタイマ入力クロック プリスケールを使うタイプ B タイマは、PBCLK と同じタイマクロック レートで動作し、タイマクロックの立ち上がりエッジ毎に TMRxy カウントレジスタをインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、次のタイマクロック サイクルで TMRxy カウントレジスタが 0x00000000 にリセットした後にインクリメントを再開します。このようにして、ゲート信号の立ち下がりエッジが発生するかタイマが無効になるまで周期一致を繰り返します。タイマ周期一致が発生してもタイマは割り込みを生成しません。

1:N (1:1 以外) のタイマ入力プリスケールを使うタイプ B タイマは、タイマクロック レート ($PBCLK \div N$) で動作し、TMRxy カウントレジスタはタイマクロックの立ち上がりエッジ N 回毎にインクリメントします。例えば、タイマ入力クロックプリスケールが 1:8 である場合、タイマは 8 タイマクロック サイクル毎にインクリメントします。タイマは TMRxy カウントレジスタ値が PRxy 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、N タイマクロック サイクル後に TMRxy カウントレジスタが 0x00000000 にリセットし、インクリメントを再開します。このようにして、ゲート信号の立ち下がりエッジが発生するかタイマが無効になるまで周期一致を繰り返します。タイマ周期一致が発生してもタイマは割り込みを生成しません。

ゲート信号で立ち下がりエッジが発生するとカウント動作は終了し、タイマイベントが生成されます。ゲート信号立ち下がりエッジの $[1 \text{ PBCLK} + 2 \text{ SYSCLK}]$ システムクロック サイクル後に、割り込みフラグビット (TyIF) がセットされます。TMR カウントレジスタは 0x00000000 にリセットされません。ゲート入力の次の立ち上がりエッジで TMRxy カウントレジスタをゼロから開始したい場合は、明示的にリセットする必要があります。

タイマカウント分解能はタイマクロック周期に直接関係します。タイマ入力クロック プリスケールが 1:1 である場合、タイマクロックの周期は 1 PBCLK (周辺モジュールバス クロック サイクル) です。タイマ入力クロック プリスケールが 1:8 である場合、タイマクロック周期は周辺モジュールバス クロックサイクルの 8 倍です。

14.3.8.1 32 ビットゲート付きタイマモードの注意事項

以下では、32 ビットゲート付きタイマモードを使う場合に考慮すべき事項について説明します。

クロック源ビット (TCS) を外部クロック源 ($TCS = 1$) に設定している場合、ゲート付きタイマモードは有効になりません。ゲート付きタイマ動作を有効にするには、内部クロック源 ($TCS = 0$) を選択する必要があります。

ゲートのパルス幅要件の詳細については各デバイス データシート内の「電気的特性」を参照してください。

14.3.8.2 16 ビットゲート付きタイマの初期化手順

タイマを 16 ビットゲート付きタイマモードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする : ON 制御ビット (TxCON<15>) = 0
2. 内部 PBCLK クロック源を選択する : TCS 制御ビット (TxCON<1>) = 0
3. ゲート付きタイマモードを有効にする : TGATE 制御ビット (T1CON<7>) = 1
4. 適切なプリスケールを選択する
5. タイマレジスタ TMRx をクリアする
6. 周期レジスタ PRx に 16 ビットの適切な周期値を書き込む
7. 割り込みを使う場合 :
 - a) IFSx レジスタの TxIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TxIE 割り込みイネーブルビットをセットする
8. タイマを有効にする : ON 制御ビット (TxCON<15>) = 1

例 14-5: 16 ビットゲート付きタイマのサンプルコード

```
T4CON = 0x0;    // Stop timer and clear control register
T4CON = 0x00E0; // Gated Timer mode, prescaler at 1:64, internal clock source
TMR4 = 0;       // Clear timer register
PR4 = 0xFFFF;  // Load period register with 16-bit match value
T4CONSET = 0x8000; // Start timer
```

14.3.8.3 32 ビットゲート付きタイマの初期化手順

タイマを 32 ビット ゲート付きタイマモードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする : ON 制御ビット (TxCON<15>) = 0
2. 内部 PBCLK クロック源を選択する : TCS 制御ビット (TxCON<1>) = 0
3. 32 ビット動作を有効にする : T32 制御ビット (TxCON<3>) = 1
4. ゲート付きタイマモードを有効にする : TGATE 制御ビット (TxCON<7>) = 1
5. 適切なタイマ入力クロック プリスケールを選択する
6. タイマレジスタ TMRx に値を書き込むかクリアする
7. 周期レジスタ PRx に 32 ビットの適切な周期値を書き込む
8. 割り込みを使う場合 :
 - a) IFSx レジスタの TyIF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの TyIE 割り込みイネーブルビットをセットする
9. タイマを有効にする : ON 制御ビット (TxCON<15>) = 1

例 14-6: 32 ビットゲート付きタイマのサンプルコード

```
T2CON = 0x0;    // Stops any 16/32-bit Timer2 operation
T3CON = 0x0;    // Stops any 16-bit Timer3 operation
T2CONSET = 0x00C8; // 32-bit mode, gate enable, internal clock, 1:16 prescale
TMR2 = 0x0;     // Clear contents of the TMR2 and TMR3

PR2= 0xFFFFFFFF; // Load PR2 and PR3 registers with 32-bit match value

T2CONSET = 0x8000; // Start 32-bit timer
```

14.3.9 非同期クロックカウンタ モード (タイプ A タイマ専用)

非同期タイマ動作では下記が可能です。

- ・ タイマはスリープモード中でも動作でき、周期レジスタ一致時に割り込みを生成してプロセッサをスリープまたはアイドルモードから復帰させる事ができる
- ・ リアルタイム クロック アプリケーション向けにセカンダリ オシレータからタイマにクロックを供給できる

タイプ A タイマは、T1CK ピンに接続された外部クロック源を使って非同期カウントモードで動作できます。外部クロック源はクロック源制御ビット TCS (TxCON<1>) を「1」にセットする事により選択します。この場合、TSYNC ビット (T1CON<2>) を「0」にクリアする事により、外部クロック同期を無効にする必要があります。SOSCI/SOSCO ピンに接続した 32 kHz 水晶振動子を使って生成されるセカンダリ オシレータを非同期クロック源として使う事もできます。詳細は [14.3.13「セカンダリ オシレータ \(Sosc\)」](#) を参照してください。

1:1 のタイマ入力クロック プリスケールを使うタイプ A タイマは、供給される外部クロックと同じレートで動作し、タイマクロックの立ち上がりエッジ毎に TMR カウントレジスタをインクリメントします。タイマは TMR カウントレジスタ値が PR 周期レジスタ値に一致するまでインクリメントし続けます。一致すると、次のタイマクロック サイクルで TMR カウントレジスタが 0x0000 にリセットした後にインクリメントを再開します。このようにしてタイマが無効になるまで周期一致を繰り返します。PR 周期レジスタ値を 0x0000 に設定すると、次のタイマクロック サイクルで TMR カウントレジスタ値は 0x0000 にリセットしますが、インクリメントは再開しません。

タイプ A タイマは、TMR カウントレジスタ値が PR 周期レジスタ値に一致した時にタイマイベントを生成します。タイマ割り込みフラグビット TxIF は、このイベントの [1 PBCLK + 2 SYSCLK] システムクロック サイクル以内にセットされます。タイマ割り込みイネーブルビットがセット (TxIE = 1) されていれば、割り込みが生成されます。

14.3.9.1 非同期モード TMR1 読み / 書き動作

このモードの場合、Timer1 は非同期動作するため、TMR1 カウントレジスタに対して読み / 書きするには、非同期クロック源と内部 PBCLK 周辺モジュールバス クロックを同期させる必要があります。Timer1 が備える非同期タイマ書き込みディセーブル ビット (TWDIS) と非同期タイマ書き込み中ステータスビット (TWIP) は、Timer1 が有効な時に TMR1 カウントレジスタに安全に書き込むための 2 つの方法を提供します。これらのビットは同期クロックカウンタ モードには影響しません。

1 つめの方法は、レガシーの Timer1 書き込みモード (TWDIS ビット = 0) を使います。この場合、TMR1 カウントレジスタに安全に書き込むかどうかを判定するために、TWIP ビットをポーリングする事を推奨します。TWIP = 0 の場合、TMR1 カウントレジスタに対して次の書き込み動作を安全に実行できます。TWIP = 1 の場合、TMR1 カウントレジスタに対する前回の書き込み動作はまだ同期中であるため、次の書き込み動作は TWIP = 0 になるまで待機する必要があります。

2 つめの方法は、新しい Timer1 書き込みモード (TWDIS ビット = 1) を使います。この場合、TMR1 カウントレジスタに対する書き込みはいつでも実行できます。しかし、TMR1 カウントレジスタに対する前回の書き込み動作がまだ同期中である場合、後続の書き込み動作は全て無視されます。

TMR1 レジスタに対して書き込みを実行すると、値がレジスタに同期書き込みされるまでに、2 ~ 3 非同期外部クロックサイクルを要します。

Note: TMR1 カウントレジスタに対する書き込みは、Timer1 を非同期モードに設定する前に実行する必要があります。

TMR1 カウントレジスタから読み出す際は、TMR1 カウントレジスタ内の現在の非同期値と読み出し動作によって返される同期値の間で 2 PBCLK サイクルの遅延が生じます。言い換えれば、読み出し値は TMR1 カウントレジスタ内の実際の値から常に 2 PBCLK サイクル遅れるという事です。

14.3.9.2 非同期クロックカウンタの注意事項

以下では、非同期クロックカウンタを使う場合に考慮すべき事項について説明します。

タイマ入力クロック プリスケールの設定に関係なく、タイプ A タイマは、ON ビットを「1」にセットしてから TMR カウントレジスタがインクリメントし始めるまでに 2 ~ 3 外部クロックサイクルを要します。詳細は [14.3.12「タイマレイテンシに関する注意事項」](#) を参照してください。

非同期カウンタモードで使う場合、外部入力クロックは特定の最小 HIGH 時間および LOW 時間要件を満たす必要があります。詳細は各デバイス データシート内の「電気的特性」を参照してください。

14.3.9.3 非同期外部クロックカウンタの初期化手順

タイマを 16 ビット非同期カウンタ モードに設定するには、下記の手順を実行する必要があります。

1. タイマを無効にする : ON 制御ビット (T1CON<15>) = 0
2. 外部クロック源を有効にする : TCS 制御ビット (T1CON<1>) = 1
3. クロック同期を無効にする : TSYNC 制御ビット (T1CON<2>) = 0
4. 適切なプリスケラを選択する
5. タイマレジスタ TMR1 に値を書き込むかクリアする
6. 周期一致を使う場合、周期レジスタ PR1 に適切な 16 ビット一致値を書き込む
7. 割り込みを使う場合 :
 - a) IFSx レジスタの T1IF 割り込みフラグビットをクリアする
 - b) IPCx レジスタで割り込みの優先度と副優先度を設定する
 - c) IECx レジスタの T1IE 割り込みイネーブルビットをセットする
8. タイマを有効にする : ON 制御ビット (T1CON<15>) = 1

例 14-7: 16 ビット非同期カウンタモードのサンプルコード

```
/*16-bit Asynchronous Counter Mode Example */  
  
T1CON = 0x0;    // Stops the Timer1 and resets the control register  
TMR1 = 0x0;     // Clear timer register  
T1CON = 0x0042; // Set prescaler 1:16, external clock, asynchronous mode  
PR1 = 0x7FFF;   // Load period register  
T1CONSET = 0x8000; // Start timer
```

14.3.10 タイマ プリスケーラ

タイプ A タイマでは、入力クロック (周辺モジュールバス クロックまたは外部クロック) のプリスケールを 1:1、1:8、1:64、1:256 のいずれかに設定できます (TCKPS ビット (TxCON<5:4>) で選択)。

タイプ B タイマでは、入力クロック (周辺モジュールバス クロックまたは外部クロック) のプリスケールを 1:1、1:2、1:4、1:8、1:16、1:32、1:64、1:256 のいずれかに設定できます (TCKPS ビット (TxCON<6:4>) で選択)。

下記のいずれかが発生するとプリスケラ カウンタはクリアされます。

- TMRx レジスタへの書き込み
- タイマビットのクリア (ON (TxCON<15>) = 0)
- パワーオンリセット (POR) 以外の全てのデバイスリセット

14.3.11 TxCON、TMR、PR レジスタへの書き込み

ON ビット (TxCON<15>) を「0」にクリアするとタイマは無効となり電力の供給が停止するため、消費電力を最小限に抑える事ができます。

予測できないタイマ挙動を防ぐため、TxCON レジスタビットまたはタイマ入力クロック プリスケールに書き込む前に、ON ビットを「0」にクリアする事を推奨します。ON ビットへの「1」の書き込みと TxCON レジスタ内の他のビットへの書き込みを 1 つの命令で行うと、タイマが異常動作する可能性があります。

PRx 周期レジスタへの書き込みは、モジュールが動作中であっても可能です。しかし、予期せぬ周期一致の発生を防ぐため、タイマ有効 (ON ビット = 1) 時の PRx 周期レジスタへの書き込みは推奨しません。

TMRx カウントレジスタへの書き込みは、モジュールが動作中であっても可能です。バイト書き込みを実行する際は下記に注意してください。

- タイマがインクリメントしている時にタイマの下位バイトに書き込んでも、タイマの上位バイトには影響しません。タイマの下位バイトに 0xFF を書き込むと、この書き込みの次のタイマカウントクロックで下位バイトは 0x00 にロールオーバーし、タイマ上位バイトへのキャリーが発生します。
- タイマがインクリメントしている時にタイマの上位バイトに書き込んでも、タイマの下位バイトには影響しません。上位バイトに書き込んだ時に下位バイトの値が 0xFF であった場合、次のタイマカウントクロックで下位バイトからのキャリーが発生し、上位バイトはインクリメントします。

また、TMR1 カウントレジスタへの書き込みもモジュールの動作中に可能です。非同期クロック動作については **14.3.9.1 「非同期モード TMR1 読み / 書き動作」** を参照してください。

1 命令で TMRx レジスタにワードまたはハーフワードまたはバイト書き込みを行うと、その命令サイクルでの TMRx レジスタのインクリメントは抑止されます (インクリメントしません)。モジュールを無効にしても TMR カウントレジスタはゼロにリセットされません。

14.3.12 タイマレイテンシに関する注意事項

タイプ A およびタイプ B タイマはいずれも内部の周辺モジュールバス クロック (PBCLK) または外部クロックを使えます (タイプ A は非同期クロックもサポート) が、タイマ動作のレイテンシに配慮する必要があります。これらのレイテンシは読み / 書き動作を実行してから最初の効果が現れるまでの時間遅延を表します (表 14-3 と表 14-4 参照)。

全ての同期クロックモードにおいて、タイプ A およびタイプ B タイマの TxCON、TMRx、PRx レジスタに対する読み / 書きは、メイン SYSCLK クロックドメインとタイマモジュール クロックドメイン間の同期を必要としません。従って動作は即時に発生します。しかし、Timer1 が非同期クロックモードで動作している場合、TMR1 カウントレジスタからの読み出しは同期のために 2 PBCLK サイクルを要し、TMR1 カウントレジスタへの書き込みは同期のために 2 ~ 3 タイマクロック サイクルを要します。

例として、Timer1 が非同期クロック源を使っている場合に TMR1 レジスタの読み出し動作を実行すると、このデータを TMR1 カウントレジスタに同期するために 2 PBCLK (周辺モジュールバス クロック) を要します。つまり、読み出される値は、実際の TMR1 カウントから常に 2 PBCLK サイクル遅れます。

加えて、外部クロック源を使う全てのタイマは、ON ビット (TxCON<15>) を「1」にセットしてからインクリメントし始めるまでに、2 ~ 3 外部クロックサイクルを要します。

割り込みフラグレイテンシは、タイマイベントが発生してからタイマ割り込みフラグがアクティブになるまでの時間遅延を表します。

表 14-3: タイプ A タイマのレイテンシ

動作	PBCLK 内部クロック	同期外部クロック	非同期外部クロック
ON = 1 (タイマの有効化)	0 PBCLK	2 ~ 3 TMRCLKCY	2 ~ 3 TMRCLKCY
ON = 0 (タイマの無効化)	0 PBCLK	2 ~ 3 TMRCLKCY	2 ~ 3 TMRCLKCY
PRx の読み出し	0 PBCLK	0 PBCLK	0 PBCLK
PRx の書き込み	0 PBCLK	0 PBCLK	0 PBCLK
TMRx の読み出し	0 PBCLK	0 PBCLK	2 PBCLK
TMRx の書き込み	0 PBCLK	0 PBCLK	2 ~ 3 TMRCLKCY
割り込みフラグ INTF = 1	1 PBCLK + 2 ~ 3 SYSCLK	1 PBCLK + 2 ~ 3 SYSCLK	(TMRCLKCY ÷ 2) + 2 ~ 3 SYSCLK

凡例: TMRCLKCY = 同期または非同期外部タイマクロック サイクル

表 14-4: タイプ B タイマのレイテンシ

動作	PBCLK 内部クロック	同期外部クロック
ON = 1 (タイマの有効化)	0 PBCLK	0 PBCLK
ON = 0 (タイマの無効化)	0 PBCLK	0 PBCLK
PRx の読み出し	0 PBCLK	0 PBCLK
PRx の書き込み	0 PBCLK	0 PBCLK
TMRx の読み出し	0 PBCLK	0 PBCLK
TMRx の書き込み	0 PBCLK	0 PBCLK
割り込みフラグ INTF = 1	1 PBCLK + 2 ~ 3 SYSCLK	1 PBCLK + 2 ~ 3 SYSCLK

14.3.13 セカンダリ オシレータ (Sosc)

PIC32 ファミリの各デバイスでは、リアルタイム クロック (RTC) アプリケーション向けに、タイプ A タイマモジュールでセカンダリ オシレータ (Sosc) を使えます。

- Sosc を有効にしている場合、外部クロック源を使うようにタイマを設定すると、Sosc がタイマのクロック源となります。
- Sosc は、FSOSCEN コンフィグレーション ビット (DEVCFG1<5>) が「0」である場合に SOSCEN 制御ビット (OSCCON<1>) をセットすると有効になります。

詳細はセクション 6.「オシレータ」(DS61112) を参照してください。

14.4 割り込み

タイマは、動作モードに応じて、周期一致時または外部ゲート信号の立ち下がりエッジで割り込みを生成できます。

下記のいずれかの条件が成立すると、TxIF ビット (32 ビットモードでは TyIF ビット) がセットされます。

- タイマモジュールがゲート時間積算モード以外で動作している時に、タイマカウントが対応する周期レジスタ値に一致した
- タイマモジュールがゲート時間積算モードで動作している時に、ゲート信号の立ち下がりエッジを検出した

TxIF ビット (32 ビットモードでは TyIF ビット) はソフトウェアでクリアする必要があります。タイマを割り込み要因として有効にするには、対応するタイマ割り込みイネーブルビット TxIE (32 ビットモードでは TyIE) をセットする必要があります。さらに、割り込み優先度ビット TxIP<2:0> (32 ビットモードでは TyIP<2:0>) と割り込み副優先度ビット TxIS<1:0> (32 ビットモードでは TyIS<1:0>) も設定する必要があります。詳細はセクション 8.「割り込み」(DS61108) を参照してください。

Note: 周期レジスタに「0」を書き込んだ状態でタイマを有効にすると、特殊な状況が発生します。この場合、タイマ割り込みは生成されません。

14.4.1 割り込みの設定

各タイムベース モジュールは、専用の割り込みフラグビット (TxIF) と割り込みイネーブル/マスク ビット (TxIE) を備えます。前者は割り込みの要因を特定するために使い、後者は個々の割り込み要因を有効または無効にするために使います。各タイマ モジュールには別々に優先度を設定できます。

タイマモジュールがゲート時間積算モード以外で動作している場合、タイマカウントが対応する周期レジスタ値に一致すると TxIF ビットがセットされます。タイマモジュールがゲート時間積算モードで動作している場合は、ゲート信号の立ち下がりエッジを検出した時に TxIF ビットがセットされます。TxIF ビットは、対応する TxIE ビットの状態に関係なくセットされます。必要に応じてソフトウェアで TxIF ビットをポーリングできます。

TxIE ビットは、対応する TxIF ビットがセットされた時の割り込みコントローラの挙動を定義します。TxIE ビットをクリアすると、イベントが発生しても割り込みコントローラは CPU 割り込みを生成しません。TxIE ビットをセットすると、対応する TxIF ビットがセットされた時に割り込みコントローラは CPU に対して割り込みを生成します (後述の優先度と副優先度に従う)。

割り込みをサービスするユーザ ソフトウェア ルーチンは、サービスルーチンを終了する前に適切な割り込みフラグビットをクリアする必要があります。

各タイマモジュールの割り込み優先度は、TxIP<2:0> ビットを使って個別に設定できます。この優先度は、割り込み要因をどの優先度グループに割り当てるのかを定義します。各優先度グループは 7 (最優先) から 0 (割り込みを生成しない) の優先度を持ちます。ある割り込みをサービスしている時に、これよりも高い優先度を持つグループに属する割り込みが発生した場合、サービス中の割り込みは保留されます。

副優先度ビットにより、同一優先度グループに属する割り込み要因に異なる優先度を設定できます。副優先度ビット (TxIS<1:0>) の値は 3 (最優先) から 0 (最低優先度) の間で設定できます。ある割り込みのサービス中に、優先度が同じで副優先度がより高い割り込みが発生しても、サービス中の副優先度の低い割り込みは保留されません。しかし、同じ優先度を持つ 2 つの割り込みが保留中である場合、副優先度が高い方の割り込みが先に処理されます。

複数の割り込み要因に同一の優先度と副優先度を割り当てる事ができます。そのように同じ優先度 / 副優先度に設定された複数の割り込みが同時に発生した場合、それらの各割り込み要因が持つ自然順序優先度によって、生成される割り込みが決まります。自然順序優先度は、割り込み要因のベクタ番号に基づきます。ベクタ番号が小さいほど、割り込みの自然順序優先度が高くなります。自然順序優先度に従って保留された割り込み要因は、サービス中の割り込みの割り込みフラグがクリアされた後に、優先度、副優先度、自然順序優先度に基づいて、順番に割り込みを生成します。

有効な割り込みが発生すると、CPU はその割り込みに割り当てられているベクタへジャンプします。割り込みのベクタ番号がそのまま自然優先順位となります。CPU はジャンプ先のベクタアドレスからコードの実行を始めます。このベクタアドレスから始まるユーザコードは、任意のアプリケーション動作を実行し、TxIF 割り込みフラグをクリアした後に終了する必要があります。割り込みとベクタアドレステーブルの詳細はセクション 8.「割り込み」(DS61108) を参照してください。

PIC32 ファミリ リファレンス マニュアル

表 14-5: 各種オフセットに対応するタイマ割り込みベクタ (EBASE = 0x8000:0000)

割り込み	ベクタ / 自然順序	IRQ 番号	ベクタアドレス IntCtl.VS = 0x01	ベクタアドレス IntCtl.VS = 0x02	ベクタアドレス IntCtl.VS = 0x04	ベクタアドレス IntCtl.VS = 0x08	ベクタアドレス IntCtl.VS = 0x10
Timer1	4	4	8000 0280	8000 0300	8000 0400	8000 0600	8000 0A00
Timer2	8	8	8000 0300	8000 0400	8000 0600	8000 0A00	8000 1200
Timer3	12	12	8000 0380	8000 0500	8000 0800	8000 0E00	8000 1A00
Timer4	16	16	8000 0400	8000 0600	8000 0A00	8000 1200	8000 2200
Timer5	20	20	8000 0480	8000 0700	8000 0C00	8000 1600	8000 2A00

表 14-6: 優先度および副優先度の割り当て例

割り込み	優先度グループ	副優先度	ベクタ / 自然順序
Timer1	7	3	4
Timer2	7	3	8
Timer3	7	2	12
Timer4	6	1	16
Timer5	0	3	20

例 14-8: 16 ビットタイマ割り込み初期化のサンプルコード

```

/*
This code example enables the Timer2 interrupts, loads the Timer2 period
register, and starts the timer.

When a Timer2 period match interrupt occurs, the interrupt service routine must clear
the Timer2 interrupt status flag in software.
*/
T2CON = 0x0;           // Stop the timer and clear the control register,
                        // prescaler at 1:1, internal clock source

TMR2 = 0x0;           // Clear the timer register
PR2 = 0xFFFF;        // Load the period register

IPC2SET = 0x0000000C; // Set priority level = 3
IPC2SET = 0x00000001; // Set subpriority level = 1
                        // Can be done in a single operation by assigning PC2SET = 0x0000000D

IFS0CLR = 0x00000100; // Clear the timer interrupt status flag
IEC0SET = 0x00000100; // Enable timer interrupts

T2CONSET = 0x8000;    // Start the timer

```

例 14-9: タイマ ISR のサンプルコード

```
/*
This code example demonstrates a simple interrupt service routine for Timer
interrupts. The user's code at this ISR handler should perform any application
specific operations and must clear the corresponding Timer interrupt status flag
before exiting.
*/
void __ISR(_Timer_1_Vector, ipl3) Timer1Handler(void)
{
    ... perform application specific operations in response to the interrupt

    IFS0CLR = 0x00000010; // Be sure to clear the Timer1 interrupt status
}
```

Note: タイマ ISR のサンプルコードは、PIC32 MCU 向け MPLAB® C コンパイラ用の構文で書かれています。ISR のサポートについては、ご使用になるコンパイラのマニュアルを参照してください。

例 14-10: 32 ビットタイマ割り込み初期化のサンプルコード

```
/*
This code example enables Timer5 interrupts, loads the Timer4:Timer5 period
register pair, and starts the 32-bit Timer module.

When a 32-bit period match interrupt occurs, the user must clear the Timer5 interrupt
status flag in software.
*/

T4CON = 0x0;           // Stop 16-bit Timer4 and clear control register
T5CON = 0x0;           // Stop 16-bit Timer5 and clear control register
T4CONSET = 0x0038;     // Enable 32-bit mode, prescaler at 1:8,
                        // internal clock source

TMR4 = 0x0;            // Clear contents of the TMR4 and TMR5

PR4 = 0xFFFFFFFF;     // Load PR4 and PR5 registers with 32-bit value

IPC5SET = 0x00000004;  // Set priority level = 1
IPC5SET = 0x00000001;  // Set sub-priority level = 1
                        // Can be done in a single operation by assigning
                        // IPC5SET = 0x00000005

IFS0CLR = 0x00100000;  // Clear the Timer5 interrupt status flag
IEC0SET = 0x00100000;  // Enable Timer5 interrupts

T4CONSET = 0x8000;     // Start the timer
```

14.5 省電力モード時の動作

14.5.1 スリープモード時のタイマ動作

デバイスがスリープモードに移行すると、システムクロック (SYSCLK) と周辺モジュールバスクロック (PBCLK) は無効になります。同期モードで動作中のタイプ A およびタイプ B タイマは停止します。

タイプ A タイマモジュールは、タイプ B タイマモジュールとは異なり、外部クロック源を使って非同期動作できます。このため、タイプ A タイマモジュールはスリープモード中でも動作を継続できます。

タイプ A タイマモジュールをスリープモード時に動作させるには、下記の設定が必要です。

- Timer1 モジュールを有効にする : ON ビット (T1CON<15>) = 1
- Timer1 のクロック源として外部クロックを選択する : TCS ビット (T1CON<1>) = 1
- 非同期カウンタモードを有効にする : TSYNC ビット (T1CON<2>) = 0

上記の条件を全て満たすと、Timer1 はスリープモード中でもカウントを継続し、タイマ周期一致を検出します。タイマと周期レジスタが一致すると T1IF ステータスビットがセットされます。T1IE ビットがセットされており、かつ割り込み優先度が現在の CPU 優先度よりも高い場合、デバイスはスリープまたはアイドルモードから復帰し、Timer1 割り込みサービスルーチンを実行します。

Timer1 割り込みに割り当てられている優先度が現在の CPU 優先度以下である場合、CPU は復帰しないまま、デバイスはアイドルモードに移行します。

14.5.2 アイドルモード時のタイマ動作

デバイスがアイドルモードに移行してもシステムクロック源は動作を続けますが、CPU はコード実行を停止します。オプションの設定により、タイマモジュールをアイドルモード時に動作させる事ができます。

SIDL ビット (TxCON<13>) の設定により、アイドルモード時にタイマが停止するか通常動作を続けるかが決まります。SIDL = 0 の場合、タイマはアイドルモード中でも動作を続けます。SIDL = 1 の場合、タイマはアイドルモード時に停止します。

14.6 各種リセットの影響

14.6.1 デバイスリセット

全てのタイマレジスタは、デバイスリセット時にそれぞれのリセット状態に戻されます。

14.6.2 パワーオン リセット (POR)

全てのタイマレジスタは、パワーオンリセット (POR) 時にそれぞれのリセット状態に戻されます。

14.6.3 ウォッチドッグ リセット

全てのタイマレジスタは、ウォッチドッグ リセット時にそれぞれのリセット状態に戻されます。

14.7 タイマモジュールを使う周辺モジュール

14.7.1 入力キャプチャ / 出力コンペアのタイムベース

入力キャプチャおよび出力コンペア周辺モジュールのタイマ源には、2 つのタイマモジュールのいずれか 1 つを選択するか、2 つのタイマモジュールを組み合わせた 32 ビットタイマを選択できます。詳細は各デバイスのデータシート、**セクション 15.「割り込みキャプチャ」**(DS61122)、**セクション 16.「出力コンペア」**(DS61111) を参照してください。

14.7.2 A/D 特殊イベントトリガ

各 PIC23 デバイスは、16 および 32 ビットモードでタイマ周期一致時に A/D 特殊トリガ信号を生成する機能を備えたタイプ B タイマを 1 つ (Timer3 または Timer5) 備えています。このタイマモジュールは A/D サンプリング ロジックに変換開始信号を出力します。

- $T32 = 0$ の場合、16 ビット タイマレジスタ (TMRx) が対応する 16 ビット周期レジスタ (PRx) に一致すると A/D 特殊イベントトリガ信号を生成します。
- $T32 = 1$ の場合、32 ビット タイマレジスタペア (TMRx:TMRy) が対応する 32 ビット周期レジスタペア (PRx:PRy) に一致すると A/D 特殊イベントトリガ信号を生成します。

このタイマだけが特殊イベントトリガ信号を生成できます。ADC モジュール制御レジスタ内で、この信号をトリガ要因として選択する必要があります。詳細は**セクション 17.「10 ビット アナログ/デジタル コンバータ」**(DS61104) または**セクション 18.「12 ビット アナログ/デジタル コンバータ」**内の「アナログ/デジタル コンバータ (ADC)」を参照してください。

14.8 I/O ピンの制御

タイマモジュールを有効にただけではピンのデータ方向は設定されません。外部クロックまたはゲート動作向けに設定したタイマモジュールを有効にする場合、ユーザアプリケーションは I/O ピンのデータ方向を「入力」に設定する (対応する TRIS 制御レジスタビットを「1」にセットする) 必要があります。

PIC32 ファミリデバイスでは、下記の条件が成立する場合に TxCK ピンはデータ入力ピンとして機能します。

- ゲート付きタイマモードが選択されている (TGATE ビット (TxCON<7>) = 1)、かつ、
- 内部周辺モジュールバス クロック (PBCLK) がクロック源として選択されている (TCS ビット (TxCON<1>) = 0)

外部クロック源を選択 (TCS ビット (TxCON<1>) = 1) した場合、TxCK ピンは他のモードでの外部クロック入力として使えます。ゲートとしても外部クロック入力としても使わない場合、これらのピンは汎用 I/O ピンとして使えます。

14.8.1 I/O ピンのリソース

各タイマ / カウンタモードで必要となる I/O ピンを表 14-7 に要約して示します。この表は、各動作モードでどの I/O ピンが必要とされるかを示しています。

I/O ピンの設定については表 14-8 を参照してください。

表 14-7: 必要な I/O ピンリソース

I/O ピン名	16/32 ビット タイマモード			16/32 ビット カウンタモード
	内部クロック源 (Note 1 参照)	外部クロック源	内部クロック源の ゲート	外部クロック源
T1CK	No	Yes	Yes	Yes
T2CK	No	Yes	Yes	Yes
T3CK	No	Yes	Yes	Yes
T4CK	No	Yes	Yes	Yes
T5CK	No	Yes	Yes	Yes

Note 1: 「No」は、そのピンが不要であり汎用 I/O ピンとして使える事を意味します。

14.8.2 I/O ピンの設定

表 14-8 に、タイマモジュールに関連する I/O ピンリソースの概要を示します。この表は、各 I/O ピンを特定のタイマモジュール用に使うために必要となる設定も示しています。

表 14-8: タイマモジュール向けの I/O ピン設定

I/O ピン 名	必要性 (Note 1)	モジュールピン制御用に 必要な設定			ピンタイプ	バッファ タイプ	内容
		モジュール 制御	ビット フィールド	TRIS			
T1CK	No	ON	TCS,TGATE	入力	入力	ST	Timer1 外部クロック / ゲート入力
T2CK	No	ON	TCS,TGATE	入力	入力	ST	Timer2 外部クロック / ゲート入力
T3CK	No	ON	TCS,TGATE	入力	入力	ST	Timer3 外部クロック / ゲート入力
T4CK	No	ON	TCS,TGATE	入力	入力	ST	Timer4 外部クロック / ゲート入力
T5CK	No	ON	TCS,TGATE	入力	入力	ST	Timer5 外部クロック / ゲート入力

凡例: ST = CMOS レベルのシュミットトリガ入力

Note 1: これらのピンは、ゲート付きタイマまたは外部クロック入力を使うモードでのみ必要です。その他の場合、対応する TRIS 制御レジスタビットを設定する事により、これらのピンを汎用 I/O ピンとして使えます。

14.9 関連アプリケーション ノート

本セクションに関連するアプリケーション ノートの一覧を以下に記載します。一部のアプリケーション ノートは PIC32 デバイスファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。タイマモジュールに関連する最新のアプリケーション ノートは下記の通りです。

タイトル	アプリケーション ノート番号
現在、関連するアプリケーション ノートはありません。	N/A

Note: PIC32 ファミリファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト (www.microchip.com) でご覧頂けます。

14.10 改訂履歴

リビジョン A (2007 年 8 月)

本書の初版

リビジョン B (2007 年 10 月)

機密扱いのステータスを解除して内容を更新

リビジョン C (2008 年 4 月)

本書のステータスを「Preliminary」に改訂、U-0 を r-x に改訂、表 14-2 とレジスタ 14-1 を改訂、14.3.9.1 を改訂

リビジョン D (2008 年 5 月)

レジスタ 14-17 ~ 14-23 に Note を追加、表 14-1 と 14-5 を改訂、例 14-9 と 14-10 を改訂、14.3.9.1 の表題を改訂、予約済みビットを「Maintain as」から「Write」に改訂、ON ビット (T1CON、TxCON レジスタ) に Note を追加

リビジョン E (2010 年 5 月)

このリビジョンでの変更内容は以下の通りです。

- 表 14-2 にの T1CON ビット名行 (15:8) を追加
- 14.3.5 「16 ビット同期外部クロックカウンタ モード」と 14.3.6 「32 ビット同期外部クロックカウンタ モード」の第 3 段落を更新
- レジスタ 14-2 に Note 4 を追加
- タイマレジスタの要約 (表 14-2):
 - クリア、セット、反転レジスタに関する全ての記述を削除
 - IFS1、IEC1、IPC8 レジスタに関する記述を削除
 - クリア、セット、反転レジスタに関する Note 3、4、5 を追加
- 下記のレジスタを削除:
 - IEC0: 割り込みイネーブル制御レジスタ
 - IFS0: 割り込みフラグステータス レジスタ 0
 - IPC1: 割り込み優先度制御レジスタ 1
 - IPC2: 割り込み優先度制御レジスタ 2
 - IPC3: 割り込み優先度制御レジスタ 3
 - IPC4: 割り込み優先度制御レジスタ 4
 - IPC5: 割り込み優先度制御レジスタ 5
- 本書のフッタから「Preliminary」の表記を削除
- 文章および体裁の変更等、本書全体の細部を修正

リビジョン F (2013 年 1 月)

このリビジョンでの変更内容は以下の通りです。

- FRZ ビットに関する記述を全て削除
- TGATE および TSYNC ビット値の TCS に関する定義を更新 (レジスタ 14-1)
- TxCON レジスタ (レジスタ 14-2) の下の Note を更新
- 14.3.9.1 「非同期モード TMR1 読み / 書き動作」に Note を追加
- 14.4.1 「割り込みの設定」の第 6 段落の末尾の分を更新
- 14.5.3 「デバッグモード時のタイマ動作」を削除
- 14.9 「設計のヒント」を削除
- 文章および体裁の変更等、本書全体の細部を修正

マイクロチップ社製デバイスのコード保護機能に関して次の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解ではこうした手法は、マイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マイクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合は、デジタル ミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利が

本書に記載されているデバイス アプリケーション等に関する情報は、ユーザの便宜のためにのみ提供されているものであり、更新によって無効とされる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。マイクロチップ社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、商品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。マイクロチップ社は、本書の情報およびその使用に起因する一切の責任を否認します。マイクロチップ社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にマイクロチップ社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、マイクロチップ社は擁護され、免責され、損害をうけない事に同意するものとします。暗黙的あるいは明示的を問わず、マイクロチップ社が知的財産権を保有しているライセンスは一切譲渡されません。

商標

マイクロチップ社の名称と Microchip ロゴ、dsPIC、FlashFlex、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC³² ロゴ、rfPIC、SST、SST ロゴ、SuperFlash、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MTP、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Silicon Storage Technology は、その他の国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age、Application Maestro、BodyCom、chipKIT、chipKIT ロゴ、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPF、MPLAB 認証ロゴ、MPLIB、MPLINK、mTouch、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICKit、PICKtail、REAL ICE、rfLAB、Select Mode、SQL、Serial Quad I/O、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENA、Z-Scale は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社のサービスマークです。

GestIC と ULPP は、その他の国における Microchip Technology Germany II GmbH & Co. & KG (マイクロチップ・テクノロジー社の子会社) の登録商標です。

その他、本書に記載されている商標は各社に帰属します。

©2012, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

ISBN: 978-1-62076-562-3

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
＝ ISO/TS 16949 ＝

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州) の本部、設計部およびウェハー製造工場そしてカリフォルニア州とインドのデザインセンターが ISO/TS-16949:2009 認証を取得しています。マイクロチップ社の品質システム プロセスおよび手順は、PIC[®] MCU および dsPIC[®] DSC、KEELOQ[®] コード ホッピング デバイス、シリアル EEPROM、マイクロベリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムは ISO 9001:2000 認証を取得しています。

各国の営業所とサービス

北米

本社
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel:480-792-7200
Fax:480-792-7277
技術サポート :
<http://www.microchip.com/support>
URL:
www.microchip.com

アトランタ
Duluth, GA
Tel:678-957-9614
Fax:678-957-1455

ボストン
Westborough, MA
Tel:774-760-0087
Fax:774-760-0088

シカゴ
Itasca, IL
Tel:630-285-0071
Fax:630-285-0075

クリーブランド
Independence, OH
Tel:216-447-0464
Fax:216-447-0643

ダラス
Addison, TX
Tel:972-818-7423
Fax:972-818-2924

デトロイト
Farmington Hills, MI
Tel:248-538-2250
Fax:248-538-2260

インディアナポリス
Noblesville, IN
Tel:317-773-8323
Fax:317-773-5453

ロサンゼルス
Mission Viejo, CA
Tel:949-462-9523
Fax:949-462-9608

サンタクララ
Santa Clara, CA
Tel:408-961-6444
Fax:408-961-6445

トロント
Mississauga, Ontario,
Canada
Tel:905-673-0699
Fax:905-673-6509

アジア / 太平洋

アジア太平洋支社
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel:852-2401-1200
Fax:852-2401-3431

オーストラリア - シドニー
Tel:61-2-9868-6733
Fax:61-2-9868-6755

中国 - 北京
Tel:86-10-8569-7000
Fax:86-10-8528-2104

中国 - 成都
Tel:86-28-8665-5511
Fax:86-28-8665-7889

中国 - 重慶
Tel:86-23-8980-9588
Fax:86-23-8980-9500

中国 - 杭州
Tel:86-571-2819-3187
Fax:86-571-2819-3189

中国 - 香港 SAR
Tel:852-2943-5100
Fax:852-2401-3431

中国 - 南京
Tel:86-25-8473-2460
Fax:86-25-8473-2470

中国 - 青島
Tel:86-532-8502-7355
Fax:86-532-8502-7205

中国 - 上海
Tel:86-21-5407-5533
Fax:86-21-5407-5066

中国 - 瀋陽
Tel:86-24-2334-2829
Fax:86-24-2334-2393

中国 - 深圳
Tel:86-755-8864-2200
Fax:86-755-8203-1760

中国 - 武漢
Tel:86-27-5980-5300
Fax:86-27-5980-5118

中国 - 西安
Tel:86-29-8833-7252
Fax:86-29-8833-7256

中国 - 厦門
Tel:86-592-2388138
Fax:86-592-2388130

中国 - 珠海
Tel:86-756-3210040
Fax:86-756-3210049

アジア / 太平洋

インド - バンガロール
Tel:91-80-3090-4444
Fax:91-80-3090-4123

インド - ニューデリー
Tel:91-11-4160-8631
Fax:91-11-4160-8632

インド - プネ
Tel:91-20-2566-1512
Fax:91-20-2566-1513

日本 - 大阪
Tel:81-6-6152-7160
Fax:81-6-6152-9310

日本 - 東京
Tel:81-3-6880-3770
Fax:81-3-6880-3771

韓国 - 大邱
Tel:82-53-744-4301
Fax:82-53-744-4302

韓国 - ソウル
Tel:82-2-554-7200
Fax:82-2-558-5932 または
82-2-558-5934

マレーシア - クアラルンプール
Tel:60-3-6201-9857
Fax:60-3-6201-9859

マレーシア - ペナン
Tel:60-4-227-8870
Fax:60-4-227-4068

フィリピン - マニラ
Tel:63-2-634-9065
Fax:63-2-634-9069

シンガポール
Tel:65-6334-8870
Fax:65-6334-8850

台湾 - 新竹
Tel:886-3-5778-366
Fax:886-3-5770-955

台湾 - 高雄
Tel:886-7-213-7828
Fax:886-7-330-9305

台湾 - 台北
Tel:886-2-2508-8600
Fax:886-2-2508-0102

タイ - バンコク
Tel:66-2-694-1351
Fax:66-2-694-1350

ヨーロッパ

オーストリア - ヴェルス
Tel:43-7242-2244-39
Fax:43-7242-2244-393

デンマーク - コペンハーゲン
Tel:45-4450-2828
Fax:45-4485-2829

フランス - パリ
Tel:33-1-69-53-63-20
Fax:33-1-69-30-90-79

ドイツ - ミュンヘン
Tel:49-89-627-144-0
Fax:49-89-627-144-44

イタリア - ミラノ
Tel:39-0331-742611
Fax:39-0331-466781

オランダ - ドリューネン
Tel:31-416-690399
Fax:31-416-690340

スペイン - マドリッド
Tel:34-91-708-08-90
Fax:34-91-708-08-91

イギリス - ウォーキンガム
Tel:44-118-921-5869
Fax:44-118-921-5820